PRISTUP SINTEZI DSP MODULA ZA OSOBNO RAČUNALO

mr. JULIJE OŽEGOVIĆ
FESB Split, R. Boškovića bb, 021-563-777, julije@split.fesb.hr

SAŽETAK: DSP modul za osobno računalo nalazi primjenu na područjima telekomunikacija, prijenosa podataka, automatizacije, obrade slika, te kao razvojna platforma. Opisana su moguća rješenja i obrazložen izbor konkretne strukture blokova vanjske memorije, komunikacije među procesorima, te ugrađenih veznih sklopova. Modul je eksperimentalno realiziran.

KLJUČNE RIJEČI: digitalna obrada signala, telekomunikacije, prijenos podataka

APPROACH TO THE SYNTHESIS OF THE PERSONAL COMPUTER DSP MODULE

ABSTRACT: The personal computer DSP module can be used in the fields of telecommunications, data communications, automation and picture processing as well as the software development platform. The possible solutions and choices for the external memory, interprocessor communications and synchronization and interface subsystems are described. The module is experimentally realized.

KEYWORDS: digital data processing, telecommunications, data communications

1. UVOD

Digitalna obrada signala (DSP, digital signal processing) stiče sve veći značaj na raznim područjima primjene računala. Rješenja problema koja su do nedavno tražena isključivo u analognoj tehnologiji, nalaze se u primjeni digitalizacije i digitalne obrade signala. Time se redovito postiže znatno unaprijeđenje kvalitete i smanjenje odnosa cijene prema sposobnostima.

Istovremeno, osobna računala se instaliraju u velikom broju i postaju osnova primjene digitalne obrade signala kako kod korisnika (multimedija), tako i u razvoju DSP sklopovlja i programa (razvojne platforme).

Gore navedeni procesi motivirali su nas da pristupimo sintezi DSP modula za osobno računalo. Pri tome smo imali u vidu moguće primjene takvog modula, posebno na područjima:

- prijenosa podataka, gdje se priključivanjem takvog modula na telefonski kanal i aktiviranjem primjerene programske podrške mogu realizirati funkcije modema po raznim standardima

- telekomunikacija, gdje se digitalnom obradom govora u realnom vremenu ostvaruju funkcije automatskih odzivnika, govornih automata i govorne pošte
- automatskog upravljanja, gdje se primjenom DSP realiziraju servomehanizmi varijabilne strukture i s mogučnošću učenja
- obrade slika, gdje se korištenjem DSP postiže znatno ubrzanje algoritama, a moguć je i rad u realnom vremenu
- razvoja, gdje DSP modul instaliran u osobno računalo služi za razvoj i ispitivanje sklopovlja i programske podrške

Pristup sintezi DSP modula uključuje izbor optimalnih rješenja za njegove razne djelove, od kojih su kritični izbor DSP procesora, način komunikacije osobnog računala (u daljem tekstu "računalo") sa DSP, struktura memorije DSP, te izbor i način priključenja veznih sklopova (analogni i digitalni ulazi i izlazi, priključak na telefonski kanal).

2. IZBOR DSP PROCESORA

Izbor DSP procesora s obzirom na ciljano široko područje primjene je ključni korak u sintezi DSP modula. O tome će ovisiti sposobnosti modula, ali i njegova ekonomičnost. Izbor vršimo u nekoliko koraka. Osnovna dilema kod izbora procesora je u mogućoj primjeni procesora sa cjelobrojnom aritmetikom ili sa aritmetikom pomičnog zareza.

Procesori cjelobrojne aritmetike u pravilu su jeftiniji i jednostavniji za primjenu. Za istu skalu integracije sadrže više integrirane memorije i veznih sklopova. Nalazimo ih u varijantama sa 16- i sa 24-bitnom riječi. Kod varijanti sa 16-bitnom riječi pojednostavljena je realizacija dodatne vanjske memorije i komunikacija sa procesorom računala, gdje očekujemo 16-bitnu sabirnicu (ISA, industry standard architecture).

Mana je DSP procesora cjelobrojne aritmetike u primjeni algoritama obrade sa fiksnim zarezom, što uključuje probleme prikaza vrlo velikih i vrlo malih veličina. To rezultira poskupljenjem programske podrške, te ponekad nemogučnošću da se osigura pouzdan rad algoritama za proizvoljne uzbude (npr. IIR filtri).

Procesori sa aritmetikom pomičnog zareza nužno koriste 32-bitnu riječ u nekom od formata pomičnog zareza. Problemi velikih i malih veličina su praktično izbjegnuti, rad algoritama znatno je pouzdaniji, te je cijena i kvalitet programske podrške povoljnija. Postignuta brzina rada je veća u odnosu na procesore cjelobrojne aritmetike. Međutim, korištenje 32-bitne riječi smanjuje količinu integrirane memorije, a poskupljuje dodatnu vanjsku memoriju i komplicira komunikaciju sa procesorom računala.

U uži izbor ulaze 16-bitni cjelobrojni procesori i 32-bitni procesori pomičnog zareza. Isključili smo 24-bitne cjelobrojne procesore zbog toga što objedinjuju mane koje imaju 32-bitni procesori i nedostatke cjelobrojnih procesora.

U daljem odlučivanju presudna je bila jednostavnost i niska cijena sklopovlja modula realiziranog sa 16-bitnim cjelobrojnim procesorom. Pretpostavili smo da će to vrijediti dovoljno dugo da bi opravdalo realizaciju modula na osnovi cjelobrojnog procesora. Cijena programske podrške amortizirati će se ukoliko bi došlo do serijske primjene takvog modula.

U drugom koraku, potrebno je izabrati proizvođača procesora. Uobičajeno je, da svaki proizvođač DSP procesora nudi čitav skup međusobno kompatibilnih inačica, različitih po cijeni i sposobnostima. Svaki od proizvođača time nudi barem jedan model koji bi zadovoljio ranije navedene primjene. Stoga su kod izbora proizvođača interesantni i kriteriji kvalitete dokumentacije, kvalitete razvojne podrške, zastupljenosti na tržištu, prethodno stečenih znanja i cijene.

Za osnovu DSP modula izabrali smo familiju procesora 16-bitne cjelobrojne aritmetike pete generacije proizvodnje TI (Texas Instruments, USA). Dominantan razlog ovom izboru je ranije iskustvo sa cjelobrojnim procesorima prve generacije istog proizvođača, te određena količina programske podrške koja se jednostavno mogla prebaciti na snažniji procesor.

Karakteristika procesora izabrane familije (TMS320C5x) je visoka sposobnost, odlična dokumentacija i razvojni alati (programski prevodioci), te zadovoljavajuća cijena. Procesori su široko primjenjivani i prisutni na tržištu, iako im je nabavljivost trenutno ograničena zbog važećeg embarga vlade USA.

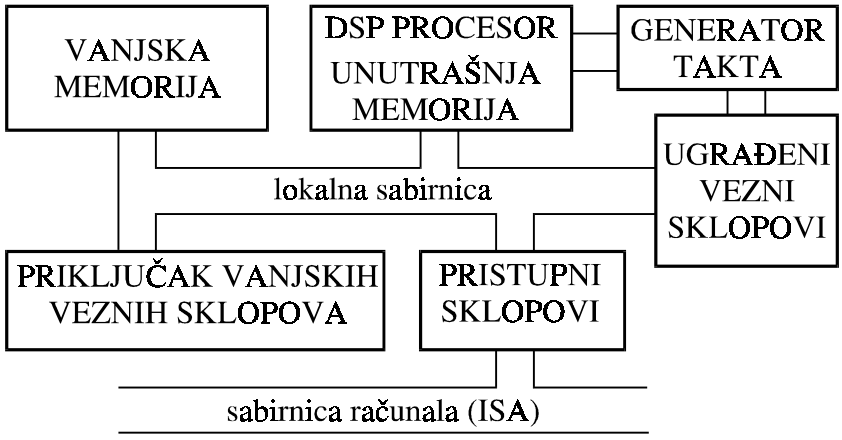
Konačno, za realizaciju modula izabran je procesor TMS320C50, koji uz sve značajke navedene familije ima najveći kapacitet integrirane memorije, te inicirajući ROM (bootstrap), tako da je modul moguće pokrenuti sa programom zapisanim u EPROMu. Detaljni tehnički podaci o izabranom procesoru nalaze se u /1/. Ovdje ćemo samo navesti nekoliko bitnih značajki:

- instrukcijski ciklus 50ns (20 MIPS)
- odvojene programska i podatkovna memorija (Harwardska arhitektura)
- podatkovni adresni generator optimiziran za FFT
- paralelna logička jedinica
- ugrađen RAM 1KW dvostrukog pristupa (DARAM)
- ugrađen RAM 9KW jednostrukog pristupa (SARAM)
- ugrađen inicirajući ROM (bootstrap ROM)
- 16-bitna sabirnica za vanjsku memoriju i vezne sklopove
- ugrađeni vremenski i dva serijska komunikacijska sklopa
- ugrađen DMA mehanizam, te mehanizam pristupa globalnoj memoriji
- prekidni mehanizam s više prioritetnih nivoa

Procijenili smo na osnovi dosadašnjih iskustava da izabrani procesor može odgovoriti ranije navedenim primjenama, osim obrade slike u realnom vremenu. Sposobnosti izabranog procesora znatno utječu na izabrana rješenja kod sinteze DSP modula.

3. PRISTUP SINTEZI

Nakon izbora procesora, sinteza modula koncentrira se oko tri bitne funkcionalne cjeline. To su komunikacija DSP sa procesorom računala, vanjska memorija DSP procesora i način upućivanja u rad, te ugrađeni vezni sklopovi i njihovo eventualno proširenje. Od pomoćnih sklopova navedimo generator takta i ispitni priključak (JTAG). Struktura sklopovlja modula prikazana je na sl.1.



Sl.1. - Struktura sklopovlja DSP modula

3.1. Komunikacija DSP - računalo

Komunikacija procesora računala sa DSP procesorom modula odvija se u fazama inicijalizacije i obrade. Zahtjev za ekonomičnosti treba osigurati takva rješenja komunikacije, koja će odgovarati za obje faze rada.

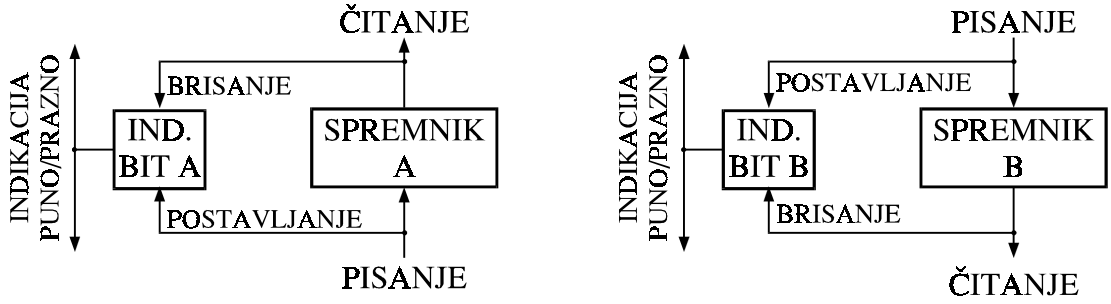
Inicijalizacija se provodi prije početka rada DSP procesora sa ciljem postavljanja programa i početnih podataka, te načina rada DSP procesora. U fazi obrade, komunikacija DSP sa računalom provodi se radi izmjene podataka u realnom vremenu, te sinkronizacije rada dvaju procesora.

U obje faze dio međusobne komunikacije odvijati će se razmjenom niza podataka koji se trebaju prenijeti u memoriju procesora. Dio će se odnositi na sinkronizaciju prijenosom obavijesti o nastalim situacijama preko prekidnog mehanizma i indikatora.

Kod izbora načina komuniciranja DSP - računalo treba imati u vidu i karakter podataka za sve navedene primjene. Kod gotovo svih možemo očekivati prijenos čitavih blokova podataka, bilo povremeno ili periodički. Ako rješenja zadovolje prijenos blokova, sigurno će odgovarati i prijenosu pojedinačnih podataka.

Razmjena podataka moguća je u varijantama korištenja spremnika (registra), memorije s dvojnim pristupom, te direktnog pristupa memoriji. Ovi mehanizmi ne moraju biti identični za oba procesora.

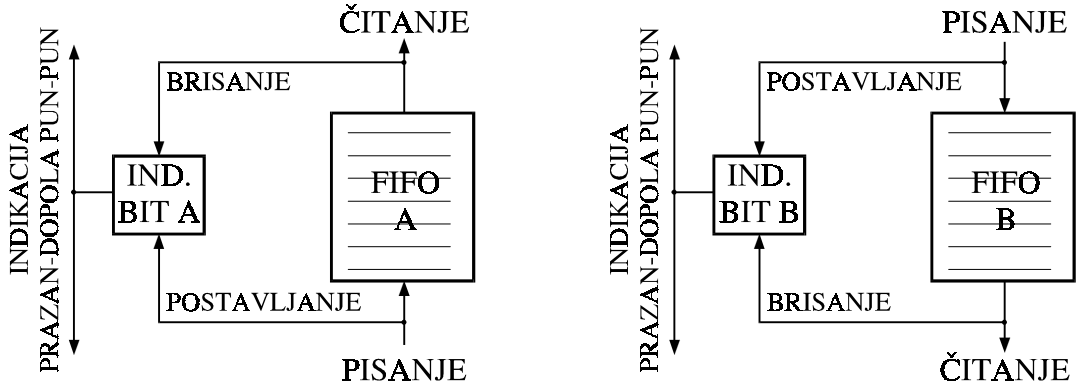
Korištenje spremnika sa indikatorima implicira programski prijenos blokova podataka. Realizira se dvosmjerni spremnik potrebnog kapaciteta (16 bita), sa po jednim indikatorskim bitom za svaki smjer komuniciranja, sl.2.



Sl.2. - Spremnik za razmjenu podataka

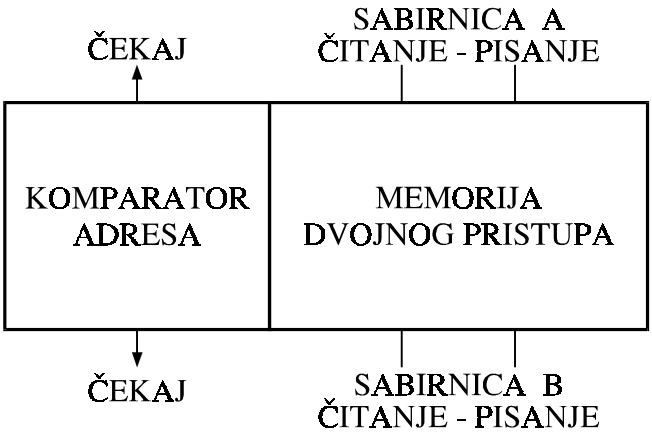
Predaja podatka uključuje provjeru indikatora da je prethodni preuzet, te upis novoga u spremnik čime se automatski postavlja indikatorski bit. Prijem podatka pretpostavlja provjeru indikatora da je podatak primljen, te njegovo čitanje iz spremnika, čime se automatski briše indikatorski bit. Saznanje o preuzetom odnosno pristiglom podatku procesor dobiva cikličkim ispitivanjem indikatorskog bita (polling) ili njegovim priključivanjem na prekidni mehanizam. Upis i čitanje podatka vrši se programski pod kontrolom procesora. Korištenje spremnika je relativno jednostavno, ali izrazito neefikasno za prijenos blokova podataka ili različitih vrsta podataka. Smatramo ga neprimjerenim za navedenu namjenu.

Pod pojmom memorije s dvojnim pristupom podrazumijevamo memorije s redom (FIFO) i prave memorije dvojnog pristupa. Dvosmjerne memorije s redom su zapravo proširenje dvosmjernog spremnika na potrebni broj riječi, sl.3. Prednost ovih memorija je u jednostavnosti primjene (kao kod spremnika), a omogućavaju efikasan prijenos blokova podataka. Mana im je visoka cijena, nemogućnost korištenja kapaciteta za druge namjene, te serijski karakter prijenosa koji otežava prijenos različitih vrsta podataka.



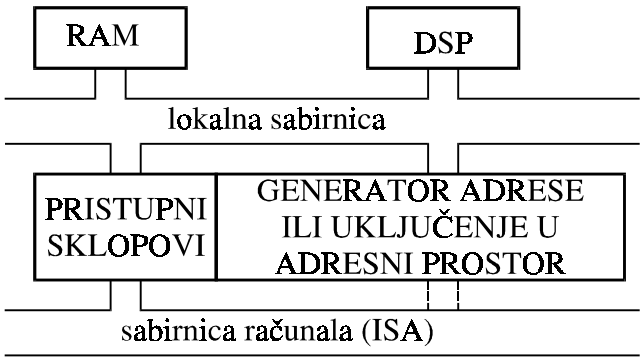
Sl.3. - Memorija s redom (FIFO)

Prave memorije dvojnog pristupa su dio memorijskog adresnog prostora oba procesora, sl.4. Suvremene takve memorije sadrže mehanizme spriječavanja istovremenog pisanja u istu riječ, a sadrže i druge mehanizme sinkronizacije rada procesora. Prednost im je u mogućnosti korištenja za druge namjene (kao programska ili podatkovna memorija), pri čemu se rad usporava samo u slučaju istovremenog pristupa istoj riječi memorije. Mana ovih memorija je visoka cijena i nezgrapnost ugradnje (dvije kompletne podatkovne i adresne sabirnice). Prave memorije dvojnog pristupa su prihvatljive za navedenu primjenu.



Sl.4. - Memorija s dvojnim pristupom

Mehanizam direktnog pristupa memoriji omogućava da jedan procesor privremeno preuzme nadzor nad sabirnicom drugog i upiše ili pročita podatke direktno iz njegove memorije, sl.5. Pri tome je rad drugog procesora privremeno zaustavljen, što se manifestira u smanjenju brzine rada. Zaustavljanje DSP procesora može poremetiti sinkronizam obrade podataka u realnom vremenu.



Sl.5. - Direktan pristup memoriji

Izrazita je prednost direktnog pristupa memoriji u korištenju standardne vanjske memorije procesora za izmjenu podataka. Dakle, ne moramo imati dvije različite

memorije na modulu, već samo standardnu (jeftinu) vanjsku memoriju. Procesor koji pristupa memoriji drugog procesora može ovu imati u svom adresnom prostoru, ili koristiti posebne sklopove sa generatorom adrese.

Problem razmjene podataka na opisanom DSP modulu riješen je direktnim pristupom procesora računala memoriji DSPa posredstvom veznog sklopa sa generatorom adresa. Ovo rješenje izabrano je zbog velike brzine rada DSP procesora, ekonomičnosti, te nezgrapnosti uključenja memorije DSPa u adresni prostor računala (ISA sabirnica). Prijenos blokova podataka osiguran je radom adresnog generatora kao brojila, tako da je dovoljno redom upisivati podatke koji se automatski pohranjuju u nizu sukcesivnih spremnika memorije. Prijenos je na strani procesora računala programski, ali se podaci samim upisom već nalaze u radnoj memoriji DSP procesora. Upis podatka na zadanu adresu određuje automatski njegovo značenje.

Sinkronizacija rada dvaju procesora može se provoditi prekidnim mehanizmima (interrupt) i indikatorima. Realizirani modul raspolaže s čitavim nizom indikatorskih bita i mogučnošću davanja različitih prekidnih zahtjeva.

3.2. Memorija

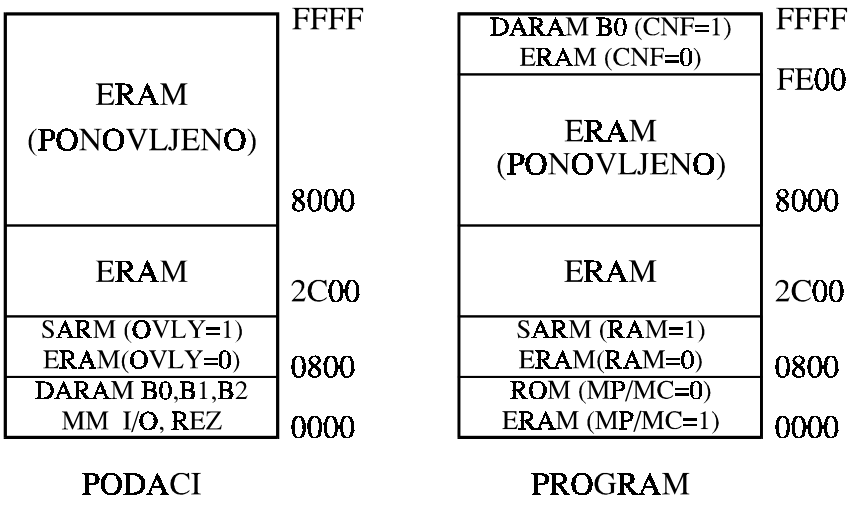
DSP procesori se redovito realiziraju sa odvojenom programskom i podatkovnom memorijom (Harwardska arhitektura), što osigurava optimalnu brzinu rada. Mali broj procesora omogućava, međutim, proširenje ove arhitekture na vanjsku memoriju. Obično nam na raspolaganju stoji samo jedna vanjska sabirnica tako da je korištenje vanjske memorije povezano sa usporavanjem rada procesora.

Izabrani procesor (TMS320C50) raspolaže sa samo jednom vanjskom sabirnicom, ali i sa znatnim kapacitetom interne (integrirane) memorije. Stoga je optimalno ugraditi vanjsku memoriju dovoljnog kapaciteta i omogućiti joj prisustvo u podatkovnom i adresnom području procesora. Time se postiže znatna fleksibilnost u korištenju kapaciteta memorije, a izbjegava se skupo i nefleksibilno ugrađivanje dvostruke memorije.

Sam TMS320C50 razlikuje tri memorijska adresna područja: programsko širine 64KW, podatkovno širine 64KW i globalno širine 0-32KW (i U/I područje). Globalno adresno područje koristi se za pristup zajedničkoj memoriji kod višeprocesorskih sustava ili za instaliranje vanjske ROM (EPROM) memorije iz koje ugrađeni inicijalni program (bootstrap) može pokrenuti rad procesora.

Memorija DSP modula sastoji se od interne memorije DSPa dvostrukog pristupa (DARAM) kapaciteta 1KW razbijene u blokove B0, B1 i B2, interne memorije DSPa jednostrukog pristupa (SARAM) kapaciteta 9KW, vanjske memorije (ERAM) kapaciteta 32KW i FLASH EPROMa kapaciteta 32KB. Tu je i interni ROM kapaciteta 2KW u kojem je tvornički upisan inicijalni program DSPa (bootstrap loader).

Vanjska memorija (ERAM) prisutna je istovremeno u podatkovnom i programskom adresnom području, a ignoriranjem adresnog bita A15 postignuto je ponavljanje spremnika memorije u gornjoj polovini adresnog područja. FLASH EPROM uključen je u globalno adresno područje, s mogučnošću pisanja i čitanja sa strane DSP i procesora računala. Adresne karte za podatkovno i programsko područje prikazane su na sl.6. Kapacitet ERAM i FLASH memorije izabran je prema standardnim jeftinim memorijskim elementima (32KB), koji se optimalno uklapaju u adresno područje DSP procesora.



Sl.6. - Memorijske karte programskog i podatkovnog područja

DSP radi punom brzinom ukoliko se za podatke koriste interne memorije (SARAM i DARAM), a za program vanjska (ERAM), ili ako se za program koristi SARAM, a za podatke DARAM i ERAM. ERAM se može istovremeno koristiti za podatke i program, ali je tada rad DSPa usporen jer se ista sabirnica koristi za čitanje podataka i programa. Računalo pristupa ERAMu bez obzira da li je DSP resetiran tako da je moguća inicijalizacija programa prije puštanja DSPa u rad.

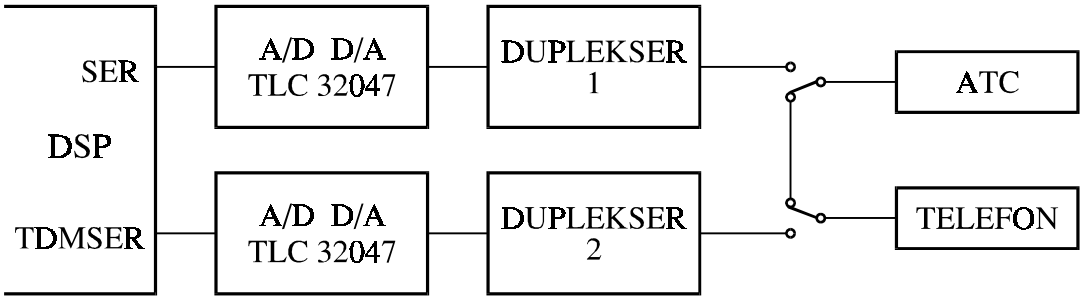
3.3. Vezni sklopovi

DSP procesor raspolaže posebnim adresnim područjem širine 64KW za pristup veznim sklopovima (korištenjem instrukcija IN i OUT). U ovo adresno područje priključuju se analogni i digitalni ulazni i izlazni vezni sklopovi (A/D i D/A pretvornici). Ugradnja veznih sklopova neposredno ovisi o potrebama primjene modula i nemoguće je realizirati strukturu univerzalnih karakteristika.

Realizirani modul raspolaže sa priključnicom za vanjske vezne sklopove, tako da se oni mogu dograditi prema stvarnim potrebama. Na samom modulu ugrađeni su sklopovi za potrebe prijenosa podataka i telekomunikacija (za priključak na analogni telefonski kanal).

Izabrani DSP procesor raspolaže sa unutrašnjim (integriranim) vremenskim sklopom i dva serijska komunikacijska sklopa. Serijski komunikacijski sklopovi iskorišteni su za priključak komunikacijskih A/D-D/A procesora (AFE, analog front end).

Struktura telefonskih veznih sklopova prikazana je na sl.7. Koriste se AFE integrirani sklopovi TLC32047 proizvođača TI. Detaljne tehničke karakteristike nalaze se u /2/. Ugradnjom dva dvosmjerna pretvornika omogućena je primjena u nizu sustava sa digitalizacijom govora.



Sl.7. - Struktura telefonskih veznih sklopova

4. EKSPERIMENTALNA REALIZACIJA

DSP modul gore navedenih karakteristika realiziran je u suradnji sa poduzećem OPAL COMPUTING d.o.o. iz Splita. Tehnički opis modula dat je u /3/.

Ugrađena je statička vanjska memorija kapaciteta 32KW, u podatkovnom i programskom adresnom području. Koristi se direktan pristup procesora računala memoriji DSPa (ERAM i SARAM). Adresni generator realiziran je kao programabilno brojilo koje može, ali ne mora, napredovati. Na taj je način efikasno riješen problem razmjene blokova podataka, ali i višestrukog pristupa istom spremniku memorije. Ugrađeni FLASH EPROM omogućava upis korisnikovog programa i njegovu izmjenu bez demontaže samog integriranog kruga.

Upravljanje radom DSP procesora obavlja se kroz kontrolni i statusni spremnik, koji ujedno služe za sinkronizaciju rada dvaju procesa. Kroz kontrolni spremnik procesor računala resetira DSP, određuje njegov način rada, aktivira prekidne zahtjeve DSPa, bira adresno područje pristupa memoriji (programsko, podatkovno, globalno ili U/I), te postavlja prekidne zahtjeve za DSP. Čitanjem statusnog spremnika procesor računala dobiva vrijednosti sinkronizacijskih bita modula.

Pristupom podatkovnom registru automatski se aktivira DMA mehanizam DSPa, procesor računala preuzima kontrolu nad sabirnicom, te se adresa ranije upisana u generator adresa i eventualno podaci šalju ka memoriji DSPa.

5. ZAKLJUČAK

Pristup sintezi modula za digitalnu obradu signala za osobno računalo pretpostavlja optimalan izbor procesora, te rješenje komunikacije među procesorima, strukture vanjske memorije i ugrađenih veznih sklopova. Takav modul nalazi primjenu na područjima prijenosa podataka, telekomunikacija, automatizacije procesa, obrade slike i kao razvojna platforma.

Za većinu navedenih primjena (osim obrade slike), optimalno je korištenje 16-bitnog procesora sa cjelobrojnom aritmetikom, uz znatan kapacitet vanjske memorije. Odabrana je komunikacija među procesorima direktnim pristupom procesora računala memoriji DSP procesora.

Eksperimentalno realizirani modul sadrži i ugrađene vezne sklopove optimizirane za primjenu na području telekomunikacija, prijenosa podataka i obrade govora. To su dva dvosmjerna 14-bitna A/D-D/A sustava s pripadnim digitalnim filtrima. Dogradnja drugih veznih sklopova moguća je preko posebne priključnice.

Kroz eksperimentalnu primjenu modula razviti će se skup elementarnih programskih struktura, koje će olakšati generiranje korisničkih programa.

Literatura:

/1/ xxx TMS320C5x User's Guide, 2547301-9721, TI 1993.

/2/ xxx Telecommunications data book, TI, 1993.

/3/ xxx OPAL/DSP50 PC/AT modul za digitalnu obradu signala - opis